

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Inventor :Takuya MARUYAMA, et al.

Filed :Concurrently herewith

For :METHOD FOR MANUFACTURING A...

Serial Number :Concurrently herewith

January 29, 2004

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

PRIORITY CLAIM AND  
SUBMISSION OF PRIORITY DOCUMENT

S I R:

Applicant hereby claims priority under 35 USC 119 from **Japanese** patent application number **2003-021110** filed **January 29, 2003**, a copy of which is enclosed.

Respectfully submitted,



Michael I. Markowitz  
Reg. No. 30,659

Katten Muchin Zavis Rosenman  
575 Madison Avenue  
New York, NY 10022-2585  
(212) 940-8800  
Docket No.: NECPW 20.920



日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   1 月 2 9 日  
Date of Application:

出 願 番 号            特 願 2 0 0 3 - 0 2 1 1 1 0  
Application Number:  
[ST. 10/C] :            [ J P 2 0 0 3 - 0 2 1 1 1 0 ]

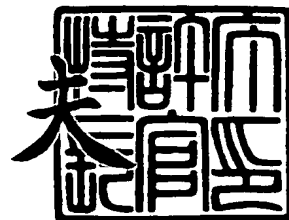
出      願      人            N E C エレクトロニクス株式会社  
Applicant(s):

特許庁  
J P O

2 0 0 3 年 1 0 月 1 6 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 74112734

【提出日】 平成15年 1月29日

【あて先】 特許庁長官

【国際特許分類】 H01L 21/66

【発明者】

    【住所又は居所】 神奈川県川崎市中原区下沼部 1 7 5 3 番地 NECエレクトロニクス株式会社内

    【氏名】 丸山 卓也

【発明者】

    【住所又は居所】 神奈川県川崎市中原区下沼部 1 7 5 3 番地 NECエレクトロニクス株式会社内

    【氏名】 濱中 信秋

【特許出願人】

    【識別番号】 302062931

    【氏名又は名称】 NECエレクトロニクス株式会社

【代理人】

    【識別番号】 100110928

    【弁理士】

    【氏名又は名称】 速水 進治

    【電話番号】 03-3461-3687

【手数料の表示】

    【予納台帳番号】 138392

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

    【包括委任状番号】 0216935



【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の製造方法および半導体製造装置

【特許請求の範囲】

【請求項 1】 半導体基板上に膜を形成する工程と、  
複数の波長におけるプラズマ発光をモニターしながら前記膜をドライエッチングにより除去する工程と、を含み、

前記複数の波長におけるプラズマ発光の強度変化に基づいてドライエッチングの終了点を決定することを特徴とする半導体装置の製造方法。

【請求項 2】 請求項 1 に記載の半導体装置の製造方法において、  
前記膜は、窒素を含むことを特徴とする半導体装置の製造方法。

【請求項 3】 請求項 1 または 2 に記載の半導体装置の製造方法において、  
前記膜は、S i C N または S i O N を含むことを特徴とする半導体装置の製造方法。

【請求項 4】 請求項 1 乃至 3 いずれかに記載の半導体装置の製造方法において、

前記膜は、窒素を含む他の膜上に接して設けられた絶縁膜であることを特徴とする半導体装置の製造方法。

【請求項 5】 請求項 1 乃至 4 いずれかに記載の半導体装置の製造方法において、

前記膜は、S i C N または S i O N を含む他の膜上に接して設けられた絶縁膜であることを特徴とする半導体装置の製造方法。

【請求項 6】 請求項 4 または 5 に記載の半導体装置の製造方法において、  
前記絶縁膜は窒素を含まないことを特徴とする半導体装置の製造方法。

【請求項 7】 請求項 1 乃至 6 いずれかに記載の半導体装置の製造方法において、

前記複数の波長は、3 5 8 n m 近傍に発光ピークを有する発光帯および 3 8 7 n m 近傍に発光ピークを有する発光帯であることを特徴とする半導体装置の製造方法。

【請求項 8】 半導体基板上に形成された窒素含有膜と、前記窒素含有膜上

に接して形成された膜とを含む半導体装置の製造方法であって、

複数の波長におけるプラズマ発光をモニターしながら前記膜を少なくとも前記窒素含有膜との界面に達するまでドライエッチングにより除去する工程を含み、

前記複数の波長におけるプラズマ発光の強度変化に基づいてドライエッチングの終了点を決定することを特徴とする半導体装置の製造方法。

【請求項 9】 半導体基板上に形成された膜と、前記膜上に接して形成された窒素含有膜とを含む半導体装置の製造方法であって、

複数の波長におけるプラズマ発光をモニターしながら前記窒素含有膜を少なくとも前記膜との界面に達するまでドライエッチングにより除去する工程を含み、

前記複数の波長におけるプラズマ発光の強度変化に基づいてドライエッチングの終了点を決定することを特徴とする半導体装置の製造方法。

【請求項 10】 請求項 8 または 9 に記載の半導体装置の製造方法において、前記膜は、窒素を含まないことを特徴とする半導体装置の製造方法。

【請求項 11】 半導体基板上に形成された窒素含有膜および当該窒素含有膜に接して設けられた窒素非含有膜のいずれかをドライエッチングする際に、複数の波長におけるプラズマ発光の強度の変化量をそれぞれ検出する検出部と、

検出された前記変化量を用いた演算処理を行う演算処理部と、

前記演算処理の結果を考慮して、前記ドライエッチングの終了点を決定する制御部と、

を含むことを特徴とする半導体製造装置。

【請求項 12】 請求項 11 に記載の半導体製造装置において、

前記検出部は、358 nm 近傍に発光ピークを有する発光帯および 387 nm 近傍に発光ピークを有する発光帯を検出することを特徴とする半導体製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置の製造方法および半導体製造装置に関し、とくにプラズマドライエッチングにより半導体装置の膜を除去する工程を含む半導体装置の製造方法および半導体製造装置に関する。

## 【0 0 0 2】

## 【従来の技術】

近年における半導体装置の高集積化への要請から、配線やプラグの材料として銅が広く用いられるようになってきた。銅は、従来用いられていたアルミニウムに比べ、抵抗が低く、エレクトロマイグレーション耐性にも優れるという特徴を有している。

## 【0 0 0 3】

一方、銅はS i 化合物等からなる絶縁膜中を高速で拡散することが知られている。このため、配線材料として銅を用いる場合、層間絶縁膜中へ銅が拡散することを防止するため、銅配線の側面および下面をバリアメタルで覆うとともに上面を拡散防止膜で覆うことが、通常、行われる。従来、拡散防止膜としてはS i N 等が広く利用されてきたが、配線間のクロストークを低減する観点から、近年では、誘電率の低いS i C N 等が用いられるようになってきた（特許文献1）。また、拡散防止膜は、その上層の膜をエッチングする際のエッチングストッパ膜としても機能する。

## 【0 0 0 4】

## 【特許文献1】

特開 2 0 0 2 - 3 1 9 6 1 9 号公報 請求項5、段落 0 0 2 9

## 【特許文献2】

米国特許 6 3 7 3 2 6 2 号

## 【0 0 0 5】

## 【発明が解決しようとする課題】

ところが、このようなエッチングストッパ膜を用いた場合であっても、歩留まりを充分に向上させることが困難であった。図12は、銅配線2が形成された第一の絶縁膜1と、その上に形成されたエッチングストッパ膜3と、その上に形成された層間絶縁膜4と、その上に形成されたレジスト5により構成された半導体装置において、層間絶縁膜4およびエッチングストッパ膜3をエッチングにより除去する処理を示す工程図である。

## 【0 0 0 6】

このような半導体装置の成膜工程やCMP（化学的機械的研磨）工程等エッチング工程の前段階で、成膜条件や装置の違いにより、層間絶縁膜4の膜厚が変動してしまうことがある。ここで、図12（a）には層間絶縁膜4の膜厚が小さい場合、図12（b）には層間絶縁膜4の膜厚が正常な場合、図12（b）には層間絶縁膜4の膜厚が大きい場合の工程図をそれぞれ示す。従来、層間絶縁膜4およびエッチングストッパ膜3のエッチングは、予め設定された固定時間で行われていた。したがって、図12（b）に示した半導体装置を基準として固定時間を設定すると、図12（a）に示すように、層間絶縁膜4の膜厚が小さい場合、層間絶縁膜4のエッチング工程でエッチングストッパ膜3までもがエッチングされてしまい、SiCNの突き抜けが起こる。この場合、層間絶縁膜4のエッチング工程やレジスト5の除去工程において、銅配線2の表面が酸化される。この酸化物は、コンタクト抵抗や配線抵抗の上昇を招き、たとえウェットエッチングによる洗浄により除去できたとしても、銅配線2の銅の消失を招いてしまう。また、図12（c）に示すように、層間絶縁膜4の膜厚が大きい場合、層間絶縁膜4のエッチング工程で層間絶縁膜4が十分にエッチングされず、抜け残りが生じる。そのため、エッチングストッパ膜3のエッチング工程でもエッチングストッパ膜3の抜け残りが生じる。

#### 【0007】

また、膜厚が一定であっても、エッチング装置のエッチングレートの変動の影響により、オーバーエッチングやエッチング不足が生じるおそれもある。そのため、抜け残りによる歩留まり低下やエッチング深さの増減による電気特性のばらつきが生じ、素子の信頼性が低下するという問題がある。

#### 【0008】

さらに、成膜条件や装置の違いにより、ビアホール径等が変動することもある。ホール径が異なると、プラズマドライエッチング時におけるホール内のプラズマ密度が変動し、それにより部分的なエッチングレートの相違が生じ、上述したようなオーバーエッチングや抜け残りという問題が生じる。

#### 【0009】

このような問題を解決すべく、上記した特許文献2には、TEOS（t e t r



aethylorthosilicate) 膜上に形成された窒化膜をエッチングして除去する際に、387nmの発光強度が減少する点でエッチングを停止する技術が開示されている。これにより、膜厚の違いやエッチング装置の特性により生じるオーバーエッチングの可能性を低減することができる。

#### 【0010】

しかし、エッチングストップ膜としてSiCN膜やSiON膜を用いた場合、膜中の窒素(N)濃度が低く、Nに起因したエッチング中の発光強度(387nm)が弱くなってしまう。そのため、単一の波長による終点検出では検出に十分な発光強度が得られない場合がある。また、エッチングストップ膜としてSiN膜を用いた場合であっても、単一の波長による検出のみでは精度よく終点を決定するのが困難であった。さらに、COに基づく発光のピークが387nm付近にあるため、387nmの発光強度のみに基づく検出では、Nに起因した発光強度の変化が把握しづらかった。

#### 【0011】

本発明は上記事情を踏まえてなされたものであり、プラズマドライエッチングにより膜を除去する際のエッチング精度を高める技術を提供することを目的とする。本発明の別の目的は、窒素含有膜と当該窒素含有膜に接して設けられた窒素非含有膜を含む半導体装置におけるエッチングの終了点を精度よく決定する技術を提供することである。

#### 【0012】

##### 【課題を解決するための手段】

本発明によれば、半導体基板上に膜を形成する工程と、複数の波長におけるプラズマ発光をモニターしながら膜をドライエッチングにより除去する工程と、を含み、複数の波長におけるプラズマ発光の強度変化に基づいてドライエッチングの終了点を決定することを特徴とする半導体装置の製造方法が提供される。

#### 【0013】

このようにすれば、複数の波長におけるプラズマ発光の強度変化に基づいてドライエッチングの終点を決定することができるので、個々の波長の強度変化が微弱であっても、精度よくエッチングの終了点を決定することができる。これによ

り、配線溝やビアホールにおけるオーバーエッチが減少し、配線抵抗の制御が容易となる。また、エッチングストップ膜やその上下の絶縁膜の厚みが異なる場合であっても、各膜の膜厚に応じてエッチングの終了点を決定することができるので、精度よくエッチングを行うことができる。その結果、半導体装置の精度や寸法のばらつきが減少し、安定性を増すことができる。

#### 【0014】

本発明の半導体装置の製造方法において、複数の波長は、いずれも膜をドライエッチングする際に、発光強度が変化するピークを有する発光帯とすることができる。

#### 【0015】

複数の波長のいずれもの発光強度が変化する場合に、ドライエッチングを終了すべき点を明瞭に検出することができる。また、いずれかの波長の発光強度が増加し、他の波長の発光強度が減少するような場合、これらの波長の強度変化の絶対値の和を演算してその演算結果に基づいてドライエッチングの終了点を決定してもよい。これにより、精度よくエッチングを行うことができる。

#### 【0016】

本発明の半導体装置の製造方法において、膜は、窒素を含むことができる。本発明の半導体装置の製造方法において、膜は、SiCNまたはSiONを含むことができる。ここで、SiCNとは、Si、C、NおよびHを含み、これらのいずれかの結合の組み合わせにより構成された組成物であってよい。また、SiONとは、Si、O、NおよびHを含み、これらのいずれかの結合の組み合わせにより構成された組成物であってよい。とくに、膜がSiCNまたはSiONを含む場合、膜中の窒素の含有量が少なくなってしまうが、複数の波長におけるプラズマ発光の強度変化に基づいてドライエッチングの終了点を決定することにより、精度よくエッチングを行うことができる。

#### 【0017】

本発明の半導体装置の製造方法において、膜は、窒素を含む他の膜上に接して設けられた絶縁膜とすることができる。本発明の半導体装置の製造方法において、膜は、SiCNまたはSiONを含む他の膜上に接して設けられた絶縁膜とす

ることができる。

#### 【0 0 1 8】

本発明の半導体装置の製造方法において、絶縁膜は窒素を含まないものとすることができる。

#### 【0 0 1 9】

本発明の半導体装置の製造方法において、複数の異なる波長は、3 5 8 n m 近傍に発光ピークを有する発光帯および 3 8 7 n m 近傍に発光ピークを有する発光帯とすることができる。ここで、3 5 8 n m 近傍とは、たとえば 3 5 6 n m ~ 3 6 0 n m とすることができる。ここで、3 8 7 n m 近傍とは、たとえば 3 8 5 n m ~ 3 8 9 n m とすることができる。

#### 【0 0 2 0】

本発明によれば、半導体基板上に形成された窒素含有膜と、窒素含有膜上に接して形成された膜とを含む半導体装置の製造方法であって、複数の波長におけるプラズマ発光をモニターしながら膜を少なくとも窒素含有膜との界面に達するまでドライエッチングにより除去する工程を含み、複数の波長におけるプラズマ発光の強度変化に基づいてドライエッチングの終了点を決定することを特徴とする半導体装置の製造方法が提供される。

#### 【0 0 2 1】

このようにすれば、複数の波長におけるプラズマ発光の強度変化に基づいてドライエッチングの終了点を決定することができるので、個々の波長の強度変化が微弱であっても、精度よくエッチングの終了点を決定することができる。

#### 【0 0 2 2】

本発明によれば、半導体基板上に形成された膜と、膜上に接して形成された窒素含有膜とを含む半導体装置の製造方法であって、複数の波長におけるプラズマ発光をモニターしながら窒素含有膜を少なくとも膜との界面に達するまでドライエッチングにより除去する工程を含み、複数の波長におけるプラズマ発光の強度変化に基づいてドライエッチングの終了点を決定することを特徴とする半導体装置の製造方法が提供される。

#### 【0 0 2 3】

本発明の半導体装置の製造方法において、膜は、窒素を含まないものとすることができる。

#### 【0 0 2 4】

本発明によれば、半導体基板上に形成された窒素含有膜および当該窒素含有膜に接して設けられた窒素非含有膜のいずれかをドライエッチングする際に、複数の波長におけるプラズマ発光の強度の変化量をそれぞれ検出する検出部と、検出された変化量を用いた演算処理を行う演算処理部と、演算処理の結果を考慮して、ドライエッチングの終了点を決定する制御部と、を含むことを特徴とする半導体製造装置が提供される。

#### 【0 0 2 5】

このようにすれば、演算処理部が複数の波長におけるプラズマ発光の強度の変化量を用いた演算を行い、制御部はその演算結果を考慮してエッチングの終了点を決定するので、個々の波長の発光強度の変化が微弱であっても、精度よくエッチングの終了点を決定することができる。これにより、配線溝やビアホールにおけるオーバーエッチが減少し、配線抵抗の制御が容易となる。

#### 【0 0 2 6】

本発明の半導体製造装置において、検出部は、3 5 8 n m 近傍に発光ピークを有する発光帯および3 8 7 n m 近傍に発光ピークを有する発光帯を検出することができる。

#### 【0 0 2 7】

##### 【発明の実施の形態】

##### （第一の実施の形態）

本実施の形態は、シングルダマシン法を用いて半導体装置を形成する際に本発明を適用した例である。

#### 【0 0 2 8】

図1は本実施の形態に係る半導体装置の構造を示す断面図である。

本実施の形態における半導体装置2 0 0は、トランジスタ等の素子を形成した半導体基板（不図示）上に成膜された下地絶縁膜2 0 1、S i C N膜であるエッチングストップ膜2 0 2、第一の絶縁膜2 0 3、エッチングストップ膜2 1 1、

層間絶縁膜 212、エッチングストッパ膜 213、および第二の絶縁膜 216 がこの順に積層された構造を有する。エッチングストッパ膜 202 および第一の絶縁膜 203 にはバリア膜 208 および配線金属膜 209 により構成された下層配線 255 が、エッチングストッパ膜 213 および第二の絶縁膜 216 にはバリア膜 220 および配線金属膜 223 により構成された上層配線 270 が形成されている。これらの下層配線 255 および上層配線 270 はバリア膜 226 およびビア金属膜 228 により構成されたビアプラグ 229 を介して接続されている。

#### 【0029】

次に、本実施の形態に係る半導体装置の製造方法について説明する。図 2 および図 3 は図 1 に示した半導体装置のビアプラグ 229 部分を形成する工程を示す断面図である。

#### 【0030】

まず、エッチングストッパ膜 202 および第一の絶縁膜 203 をエッチングして配線溝を形成した後、バリア膜 208 および配線金属膜 209 を成膜する。つづいて CMP（化学的機械的研磨）を行い、バリア膜 208 により側面および底面を覆われた配線金属膜 209 により構成された下層配線 255 を形成する。その後、基板全面に、配線金属膜 209 を構成する金属の拡散防止膜かつエッチングストッパとして機能するエッチングストッパ膜 211 を形成する。つづいて、その上に層間絶縁膜 212 を形成する。さらにその上に、所定の開口部を設けたレジスト膜 310 を形成する（図 2（a））。

#### 【0031】

エッチングストッパ膜 202、エッチングストッパ膜 211、およびエッチングストッパ膜 213（図 1 参照）は、SiCN 膜、SiON 膜、または SiN 膜により構成することができる。以下、エッチングストッパ膜 202、エッチングストッパ膜 211、およびエッチングストッパ膜 213 が SiCN 膜により構成される場合を例として説明する。

#### 【0032】

第一の絶縁膜 203 および第二の絶縁膜 216（図 1 参照）は、たとえば、SiO<sub>2</sub> 膜（シリコン酸化膜）により構成することができる。また、第一の絶縁膜

203 および第二の絶縁膜 216 は、低誘電率材料により構成してもよい。ここで、低誘電率材料とは、比誘電率が 3.6 以下の材料とすることができる。低誘電率材料としては、梯子型水素化シロキサン等のラダーオキサイドを含む膜を用いることができる。梯子型水素化シロキサンとは梯子型の分子構造を有するポリマーのことであり、配線遅延防止の観点からは、とくに比誘電率が 2.9 以下のものが好ましく、また膜密度が低いものが好ましい。こうした膜材料の具体例として L-O<sub>x</sub> (商標) 等を例示することができる。また、低誘電率材料としては、この他に、たとえば、HSQ (ハイドロジェンシルセスキオキサン)、MSQ (メチルシルセスキオキサン)、または MHSQ (メチル化ハイドロジェンシルセスキオキサン) 等のポリオルガノシロキサン、ポリアリールエーテル (PAE)、ジビニルシロキサンービスーベンゾシクロブテン (BCB)、または Silk (登録商標) 等の芳香族含有有機材料、SOG (spin on glass)、FOX (flowable oxide)、パリレン、サイトップ、または BCB (Bensocyclobutene) 等種々のものを用いることができる。これにより、配線間の容量を低減することができる。さらに、第一の絶縁膜 203 は、このような低誘電率材料により構成された膜およびその上に形成されたたとえば SiO<sub>2</sub> 膜等の保護膜を含むことができる。

#### 【0033】

バリア膜 208、バリア膜 226、およびバリア膜 220 (図 1 参照) は、たとえば Ta、Ta<sub>2</sub>N、Ti、TiN またはこれらの積層構造により構成される。また、配線金属膜 209、ビア金属膜 228、配線金属膜 223 (図 1 参照) はたとえば銅を含む膜により構成される。

#### 【0034】

つづいて、レジスト膜 310 をマスクとして層間絶縁膜 212 をエッチングしてビアホール 312 を形成する (図 2 (b) および図 2 (c))。ビアホール 312 の形成は、後述するエッチング制御システムにより制御される。SiCN 膜をプラズマエッチングすると、SiCN 膜の窒素 (N) に起因した波長 (約 356 ~ 360 nm にピークを有する発光帯および約 385 ~ 389 nm にピークを有する発光帯) の発光が生じる。そのため、たとえばエッチングストップ膜 21

1 上の層間絶縁膜 2 1 2 をエッチングしてエッチングストップ膜 2 1 1 表面を露出させる場合は、約 3 5 8 nm および約 3 8 7 nm の発光の発生または強度変化の増加に応じて、層間絶縁膜 2 1 2 のエッチングの終了点を決定することができる。

#### 【0035】

つづいて、次に、酸素プラズマアッシングによりレジスト膜 3 1 0 を除去した後、エッチバックを行い下層配線 2 5 5 上のエッチングストップ膜 2 1 1 を除去する（図 3（a）および図 3（b））。エッチングストップ膜 2 1 1 をエッチングして第一の絶縁膜 2 0 3 表面を露出させる場合は、約 3 5 8 nm および約 3 8 7 nm の発光の消滅または強度変化の減少に応じて、エッチングストップ膜 2 1 1 のエッチングの終了点を決定することができる。

#### 【0036】

その後、全面にバリア膜 2 2 6 およびビア金属膜 2 2 8 を形成した後、CMP によりビアホール 3 1 2 外部のビア金属膜 2 2 8 およびバリア膜 2 2 6 を除去し、下層配線 2 5 5 に接続されたビアプラグ 2 2 9 を形成する（図 3（c））。

#### 【0037】

ここでは、ビアプラグ 2 2 9 の形成方法を例として説明したが、下層配線 2 5 5 および上層配線 2 7 0 も同様にして形成することができる。以上のような方法で金属配線およびビアプラグを順次形成する工程を繰り返すことにより、シングルダマシンプロセスにより、所望の層数の多層配線構造を有する半導体装置を製造することができる。

#### 【0038】

図 4 は、本実施の形態におけるエッチング制御システム 4 0 0 の構成を示すブロック図である。エッチング制御システム 4 0 0 は、エッチング装置 4 0 2 と、検出部 4 0 4 と、演算処理部 4 0 6 と、記憶部 4 0 8 と、制御部 4 1 0 とを含む。エッチング装置 4 0 2 は、既知のプラズマエッチング装置であって、各種膜のプラズマエッチングを行う。エッチング装置 4 0 2 には、発光検出用の窓が設けられ、検出部 4 0 4 は、エッチング装置 4 0 2 に取り付けられた光センサを含む。検出部 4 0 4 は、発光分析（Optical Emission Spect

roscoPy:OES)により、エッチング中にたとえば波長領域175~525nmの範囲で測定を行う。また、検出部404は、このようにして測定された結果から、エッチング装置402中の複数の波長(ここでは約356~360nm近傍にピークを有する発光帯および約385~389nm近傍にピークを有する発光帯)におけるプラズマ発光の強度を検出する。演算処理部406は、検出部404により検出された検出結果に基づき、複数の波長における発光強度の演算処理を行う。記憶部408は、検出対象となるサンプル毎にエッチング処理を終了するのに適切な時間を記憶する。制御部410は、検出部404が検出した検出結果および演算処理部406により演算された演算結果を受け付け、記憶部408を参照する等してエッチング装置402を制御する。

#### 【0039】

図5は、本実施の形態において、エッチングストップ膜上に形成された絶縁膜のエッチングおよびエッチングストップ膜のエッチングの終了点を決定する際に検出部404により検出される複数の特定波長の変化および演算処理部により演算されるこれらの特定波長の変化の合計の経時変化を模式的に示す図である。

#### 【0040】

本実施の形態において、検出部404は、エッチングストップ膜(エッチングストップ膜202、エッチングストップ膜211、またはエッチングストップ膜213)であるSiCN膜に由来するNに起因した二つの異なる波長(約358nmおよび約387nm)の発光強度を検出する。演算処理部406は、これらの波長(約358nmおよび約387nm)の発光強度の合計を演算する。

#### 【0041】

図5(a)に示すように、絶縁膜(第一の絶縁膜203、層間絶縁膜212、または第二の絶縁膜216)のエッチングを行う場合、絶縁膜が除去され、その下層のエッチングストップ膜表面が露出してくると、約358nmおよび約387nmの発光強度がそれぞれ増加する。記憶部408は、たとえばもとの発光強度に対する複数の波長の発光強度の合計の変化量が所定の割合以上となった点をエッチングの終了点として記憶しておくことができる。演算処理部406は、演算処理部406からの演算結果を受け付け、記憶部408を参照して絶縁膜のエ



エッチングの終了点を決定する。演算処理部 406 は、エッチングの終了点を決定すると、そのタイミングでエッチング装置 402 を制御して絶縁膜のエッチングを終了させる。

#### 【0042】

また、図 5 (b) に示すように、エッチングストッパ膜のエッチングを行う場合、エッチングストッパ膜が除去され、その下層の絶縁膜が露出してくると、約 358 nm および約 387 nm の発光強度がそれぞれ減少する。この場合も、記憶部 408 は、たとえばもとの発光強度に対する複数の波長の発光強度の合計の変化量が所定の割合以下となった点をエッチングの終了点として記憶しておくことができる。演算処理部 406 は、演算処理部 406 からの演算結果を受け付け、記憶部 408 を参照してエッチングストッパ膜のエッチングの終了点を決定する。演算処理部 406 は、エッチングの終了点を決定すると、そのタイミングでエッチング装置 402 を制御してエッチングストッパ膜のエッチングを終了させる。

#### 【0043】

以上のように、本実施の形態において、演算処理部 406 が複数の波長の発光強度の変化を演算し、制御部 410 はその演算結果を用いてエッチングの終了点を決定するので、個々の波長の発光強度の変化が微弱であっても、精度よくエッチングの終了点を決定することができる。これにより、配線溝やビアホールにおけるオーバーエッチが減少し、配線抵抗の制御が容易となる。また、エッチングストッパ膜やその上下の絶縁膜の厚みが異なる場合であっても、エッチング制御システム 400 により各膜の膜厚に応じてエッチングの終了点を決定することができるので、精度よくエッチングを行うことができる。

#### 【0044】

##### (第二の実施の形態)

本実施の形態は、デュアルダマシンプロセスで多層配線構造を形成する際に本発明を適用した例である。ここでは、いわゆるトレンチファースト法で金属配線およびビアプラグを形成する方法を例として説明する。本実施の形態において、第一の実施の形態と同様の構成要素には同様の符号を付し、適宜説明を省略する。

。

#### 【 0 0 4 5 】

図 6 は本実施の形態に係る半導体装置の構造を示す断面図である。

本実施の形態においても、第一の実施の形態と同様、半導体装置 2 0 0 は、下地絶縁膜 2 0 1、エッチングストッパ膜 2 0 2、第一の絶縁膜 2 0 3、エッチングストッパ膜 2 1 1、層間絶縁膜 2 1 2、エッチングストッパ膜 2 1 3、および第二の絶縁膜 2 1 6 がこの順で積層された構造を有する。ここで、エッチングストッパ膜 2 0 2 および第一の絶縁膜 2 0 3 にはバリア膜 2 0 8 および配線金属膜 2 0 9 により構成された下層配線 2 5 5 が形成されている。エッチングストッパ膜 2 1 1、層間絶縁膜 2 1 2、エッチングストッパ膜 2 1 3、および第二の絶縁膜 2 1 6 にはバリア膜 2 2 0 および配線金属膜 2 2 3 により構成された上層配線 2 7 0（およびビアプラグ）が形成されている。

#### 【 0 0 4 6 】

次に、本実施の形態に係る半導体装置の製造方法について説明する。図 7 は図 6 に示した半導体装置の上層配線 2 7 0 部分を形成する工程を示す断面図である。

#### 【 0 0 4 7 】

本実施の形態において、まず、第二の絶縁膜 2 1 6 上にレジスト膜 2 7 2 が形成される。レジスト膜 2 7 2 および第二の絶縁膜 2 1 6 には、第一の実施の形態で説明したのと同様、エッチング制御システム 4 0 0 によりエッチングの終了点を制御しつつ、既知のリソグラフィ技術およびエッチングエッチング技術により、配線形成用溝 2 7 3 が形成される（図 7（a））。なお、ここでは図示していないが、レジスト膜 2 7 2 によるレジストパターンングを制御よく行うためには、レジスト膜 2 7 2 の下に反射防止膜を設けることもできる。

#### 【 0 0 4 8 】

次に、配線形成用溝 2 7 3 の形成に用いたレジスト膜 2 7 2 を除去し、次いで、配線形成用溝 2 7 3 を埋め込むように、第二の絶縁膜 2 1 6 上にレジスト膜 2 7 4 を形成する。つづいて、再び、エッチング制御システム 4 0 0 によりエッチングの終了点を制御しつつ、レジスト膜 2 7 4 を用いて、エッチングストッパ膜

213、層間絶縁膜212、およびエッチングストッパ膜211のビアプラグを形成する領域に、既知のリソグラフィ技術およびエッチング技術を用いてビアホール275を形成する（図7（b））。

#### 【0049】

この後、レジスト膜274を除去する。これにより、下層配線255上にビアホール275および配線形成用溝273が連続して形成される（図7（c））。つづいて、ビアホール275および配線形成用溝273内にスパッタリング法によりバリア膜220を形成する。次に、バリア膜220上において、ビアホール275および配線形成用溝273を埋め込むように、たとえば電界めっき法により配線金属膜223を形成する（図7（d））。その後、配線形成用溝273外部に形成された不要なバリア膜220および配線金属膜223をCMPにより除去する。これにより、図6に示したような半導体装置200が形成される。

#### 【0050】

本実施の形態においても、エッチング制御システム400（図4参照）により絶縁膜およびエッチングストッパ膜のエッチングの終了点を決定するので、エッチングを精度よく行うことができる。これにより、配線溝やビアホールにおけるオーバーエッチが減少し、配線抵抗の制御が容易となる。また、エッチングストッパ膜やその上下の絶縁膜の厚みが異なる場合であっても、エッチング制御システム400により各膜の膜厚に応じてエッチングの終了点を決定することができるので、精度よくエッチングを行うことができる。さらに、複数の波長におけるプラズマ発光強度を用いて終了点を検出するため、各波長におけるプラズマ発光強度が小さい場合であっても、終了点を明瞭に検出することができる。

#### 【0051】

##### （第三の実施の形態）

本実施の形態は、第二の実施の形態と同様、デュアルダマシンプロセスで多層配線構造を形成する際に本発明を適用した例である。ここでは、いわゆるビアファースト法で金属配線およびビアプラグを形成する方法を例として説明する。本実施の形態において、第一および第二の実施の形態と同様の構成要素には同様の符号を付し、適宜説明を省略する。

**【0052】**

本実施の形態においても、半導体装置 200 は第二の実施の形態において図 6 に示したのと同様の構成を有する。

**【0053】**

次に、本実施の形態に係る半導体装置の製造方法について説明する。図 8 は図 6 に示した半導体装置の上層配線 270 部分を形成する工程を示す断面図である。

**【0054】**

まず、下層配線 255 上にエッチングストッパ膜 211、層間絶縁膜 212、エッチングストッパ膜 213、および第二の絶縁膜 216 をこの順で積層させる（図 8（a））。このとき、層間絶縁膜 212 形成後に、下層配線 255 形成時の CMP 工程で発生した凹凸を低減するために、層間絶縁膜 212 を CMP で処理して表面平坦化を行うのが好ましい。これにより、多層配線構造を形成した場合であっても、各層を平坦に保つことができ、半導体装置を精度よく安定的に製造することができる。

**【0055】**

次に、第二の絶縁膜 216 上にレジスト膜 277 を形成する。つづいて、第一の実施の形態で説明したのと同様、エッチング制御システム 400 によりエッチングの終了点を制御しつつ、既知のリソグラフィー技術およびエッチング技術により、第二の絶縁膜 216、エッチングストッパ膜 213 および層間絶縁膜 212 にビアホール 278 を形成する（図 8（b））。

**【0056】**

次に、ビアホール 278 形成に用いたレジスト膜 277 を除去した後、第二の絶縁膜 216 上にレジスト膜 280 を形成する。つづいて、再びエッチング制御システム 400 によりエッチングの終了点を制御しつつ、既知のリソグラフィー技術およびエッチング技術により第二の絶縁膜 216 に配線溝 279 を形成する（図 8（c））。

**【0057】**

その後、レジスト膜 280 を除去し、ビアホール 278 底のエッチングストッ

パ膜 211 をエッチングにより除去する。このときも、エッチング制御システム 400 によりエッチングの終了点を制御する。つづいて、第二の実施の形態において図 7 (d) を参照して説明したのと同様に、バリア膜 220 および配線金属膜 223 を形成する。次いで、配線溝 279 外部に形成された不要なバリア膜 220 および配線金属膜 223 を CMP により除去する。これにより、図 6 に示したのと同様の半導体装置 200 が形成される。

#### 【0058】

本実施の形態においても、エッチング制御システム 400 (図 4 参照) により絶縁膜およびエッチングストッパ膜のエッチングの終了点を決定するので、エッチングを精度よく行うことができる。これにより、配線溝やビアホールにおけるオーバーエッチが減少し、配線抵抗の制御が容易となる。また、エッチングストッパ膜やその上下の絶縁膜の厚みが異なる場合であっても、エッチング制御システム 400 により各膜の膜厚に応じてエッチングの終了点を決定することができるので、精度よくエッチングを行うことができる。さらに、複数の波長におけるプラズマ発光強度を用いて終了点を検出するため、各波長におけるプラズマ発光強度が小さい場合であっても、終了点を明瞭に検出することができる。

#### 【0059】

##### (第四の実施の形態)

本実施の形態は、第二および第三の実施の形態と同様、デュアルダマシンプロセスで多層配線構造を形成する際に本発明を適用した例である。ここでは、いわゆるミドルファースト法で金属配線およびビアプラグを形成する方法を例として説明する。本実施の形態において、第一～第三の実施の形態と同様の構成要素には同様の符号を付し、適宜説明を省略する。

#### 【0060】

本実施の形態においても、半導体装置 200 は第二の実施の形態において図 6 に示したのと同様の構成を有する。

#### 【0061】

次に、本実施の形態に係る半導体装置の製造方法について説明する。図 9 は図 6 に示した半導体装置の上層配線 270 部分を形成する工程を示す断面図である

。

#### 【0062】

まず、下層配線 255 上にエッチングストッパ膜 211、層間絶縁膜 212、およびエッチングストッパ膜 213 をこの順で積層させる（図 9（a））。

#### 【0063】

次に、エッチングストッパ膜 213 上にレジスト膜 281 を形成する。つづいて、つづいて、第一の実施の形態で説明したのと同様、エッチング制御システム 400 によりエッチングの終了点を制御しつつ、既知のリソグラフィー技術およびエッチング技術により、ビアホール 282 となる領域のエッチングストッパ膜 213 を除去する（図 9（b））。

#### 【0064】

次に、レジスト膜 281 を除去し、エッチングストッパ膜 213 上に第二の絶縁膜 216 を形成する（図 9（c））。

#### 【0065】

その後、第二の絶縁膜 216 上にレジスト膜 283 を形成する。つづいて、再びエッチング制御システム 400 によりエッチングの終了点を制御しつつ、既知のリソグラフィー技術およびエッチング技術により、第二の絶縁膜 216 に配線溝 284 を形成する。このとき、エッチングにより形成される配線溝 284 がエッチングストッパ膜 213 に到達した後、さらにビアホール 282 を形成するためにエッチングを継続する（図 9（d））。この後、第三の実施の形態と同様にエッチングストッパ膜 211 を除去し、バリア膜 220 および配線金属膜 223 を形成する。次いで、配線溝 284 外部に形成された不要なバリア膜 220 および配線金属膜 223 を CMP により除去する。これにより、図 6 に示したのと同様の半導体装置が形成される。

#### 【0066】

本実施の形態においても、エッチング制御システム 400（図 4 参照）により絶縁膜およびエッチングストッパ膜のエッチングの終了点を決定するので、エッチングを精度よく行うことができる。これにより、配線溝やビアホールにおけるオーバーエッチが減少し、配線抵抗の制御が容易となる。また、エッチングスト

ツパ膜やその上下の絶縁膜の厚みが異なる場合であっても、エッチング制御システム 400 により各膜の膜厚に応じてエッチングの終了点を決定することができるので、精度よくエッチングを行うことができる。さらに、複数の波長におけるプラズマ発光強度を用いて終了点を検出するため、各波長におけるプラズマ発光強度が小さい場合であっても、終了点を明瞭に検出することができる。

#### 【0067】

##### 【実施例】

以下に本発明のエッチング制御システム 400 について実施例によって具体的に説明するが、本発明はこれらに限定されない。

#### 【0068】

まず、 $\text{SiO}_2$  (Cu) 膜 (膜厚 200 nm)、 $\text{SiCN}$  膜 (膜厚 50 nm)、 $\text{SiO}_2$  膜 (膜厚 300 nm) およびレジスト膜がこの順で積層した積層構造を形成した。

#### 【0069】

##### (実施例 1)

上記積層構造における上層の  $\text{SiO}_2$  膜をエッチング装置でプラズマエッチング (使用ガス： $\text{C}_4\text{F}_8$ 、Ar、 $\text{O}_2$ 、圧力：40 mtorr、バイアス 1000 W) してその下層の  $\text{SiCN}$  膜との境界におけるエッチングの終了点を検出する実験を行った。終了点の検出は、分光器 (光電子倍增管) で OES 分析を用いて行った。その結果を図 10 に示す。

#### 【0070】

図 10 (a) は、エッチング時間と  $\lambda = 358 \text{ nm}$ 、および  $\lambda = 387 \text{ nm}$  における発光強度との関係を示す図である。ここで、エッチング開始直後 (5 秒後) の発光強度が 50 % となるように感度調整を行った。図 10 (b) は、これらの二波長 ( $\lambda = 358 \text{ nm}$ 、および  $\lambda = 387 \text{ nm}$ ) の発光強度の和から発光強度 50 % 分を減じた発光強度を示す図である。図 10 (b) に示すように、二波長の発光強度の和を用いることにより、 $\text{SiO}_2$  膜と  $\text{SiCN}$  膜との境界をより鮮明に検出することができる。

#### 【0071】

### (実施例 2)

上記積層構造における上層の  $\text{SiO}_2$  膜をプラズマエッチングにより除去した後、 $\text{SiCN}$  膜を同様のエッチング装置でプラズマエッチング（使用ガス： $\text{CHF}_3$ 、 $\text{Ar}$ 、 $\text{O}_2$ 、圧力：20 mtorr、バイアス 100 W）してその下層の  $\text{SiO}_2$  膜との境界におけるエッチングの終了点を検出する実験を行った。終了点の検出は、分光器（光電子倍增管）で OES 分析を用いて行った。その結果を図 11 に示す。

#### 【0072】

図 11 (a) は、エッチング時間と  $\lambda = 358 \text{ nm}$ 、および  $\lambda = 387 \text{ nm}$  における発光強度との関係を示す図である。ここで、エッチング開始直後（10 秒後）の発光強度が 50 % となるように感度調整を行った。図 11 (b) は、これらの二波長（ $\lambda = 358 \text{ nm}$ 、および  $\lambda = 387 \text{ nm}$ ）の発光強度の和から発光強度 50 % 分を減じた発光強度を示す図である。図 11 (b) に示すように、二波長の発光強度の和を用いることにより、 $\text{SiCN}$  膜と  $\text{SiO}_2$  膜との境界をより鮮明に検出することができる。

#### 【0073】

以上、本発明を実施の形態および実施例をもとに説明した。これらの実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。以下、そうした例を説明する。

#### 【0074】

以上の実施の形態および実施例においては、約 358 nm および約 387 nm にピークを有する発光帯を対象としたが、対象波長は三つ以上することもできる。対象波長の数が増えれば、プラズマドライエッチングの終了点決定の精度を増すことができる。また、対象波長が減少する場合には、変化量の絶対値を用いることもできる。

#### 【0075】

また、以上の実施例では、二波長の発光強度の和を用いて終了点を検出する例を説明したが、たとえば複数の波長の比（いずれかの波長における発光強度他の



波長における発光強度で除した値等) を用いたり、いずれかの波長における発光強度に他の波長における発光強度よりも大きい重み付けを行って和や比を求めたものを用いる等、複数の波長の種々の相関関係により終了点を検出することができる。

#### 【 0 0 7 6 】

##### 【発明の効果】

本発明によれば、プラズマドライエッチングにより膜を除去する際のエッチング精度を高めることができる。

##### 【図面の簡単な説明】

##### 【図 1】

本発明の実施の形態における半導体装置の構造を示す断面図である。

##### 【図 2】

本発明の実施の形態における半導体装置の製造方法を示す工程図である。

##### 【図 3】

本発明の実施の形態における半導体装置の製造方法を示す工程図である。

##### 【図 4】

本発明の実施の形態におけるエッチング制御システムの構成を示すブロック図である。

##### 【図 5】

本発明の実施の形態において、複数の特定波長の経時変化を模式的に示す図である。

##### 【図 6】

本発明の実施の形態における半導体装置の構造を示す断面図である。

##### 【図 7】

本発明の実施の形態における半導体装置の製造方法を示す工程図である。

##### 【図 8】

本発明の実施の形態における半導体装置の製造方法を示す工程図である。

##### 【図 9】

本発明の実施の形態における半導体装置の製造方法を示す工程図である。

## 【図 1 0】

本発明の実施例におけるエッチング時間と発光強度の関係を示す図である。

## 【図 1 1】

本発明の実施例におけるエッチング時間と発光強度の関係を示す図である。

## 【図 1 2】

従来のエッチング時における問題点を説明するための図である。

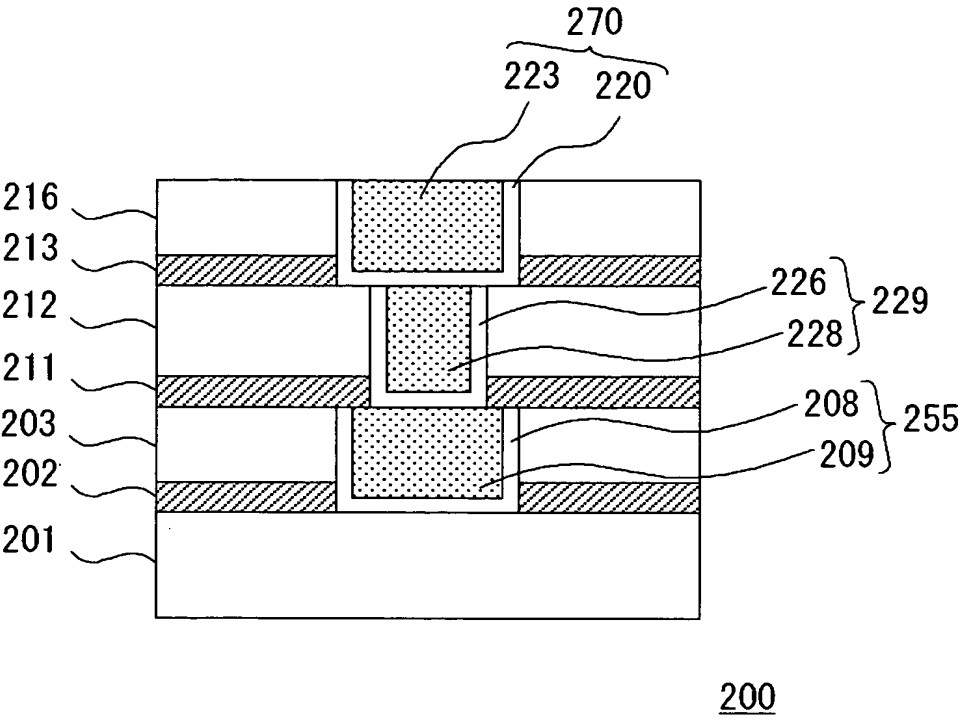
## 【符号の説明】

- 2 0 0 半導体装置
- 2 0 1 下地絶縁膜
- 2 0 2 エッチングストッパ膜
- 2 0 3 第一の絶縁膜
- 2 0 8 バリア膜
- 2 0 9 配線金属膜
- 2 1 1 エッチングストッパ膜
- 2 1 2 層間絶縁膜
- 2 1 3 エッチングストッパ膜
- 2 1 6 第二の絶縁膜
- 2 2 0 バリア膜
- 2 2 3 配線金属膜
- 2 2 6 バリア膜
- 2 2 8 ビア金属膜
- 2 2 9 ビアプラグ
- 2 5 5 下層配線
- 2 7 0 上層配線
- 2 7 2 レジスト膜
- 2 7 3 配線形成用溝
- 2 7 4 レジスト膜
- 2 7 5 ビアホール
- 2 7 7 レジスト膜

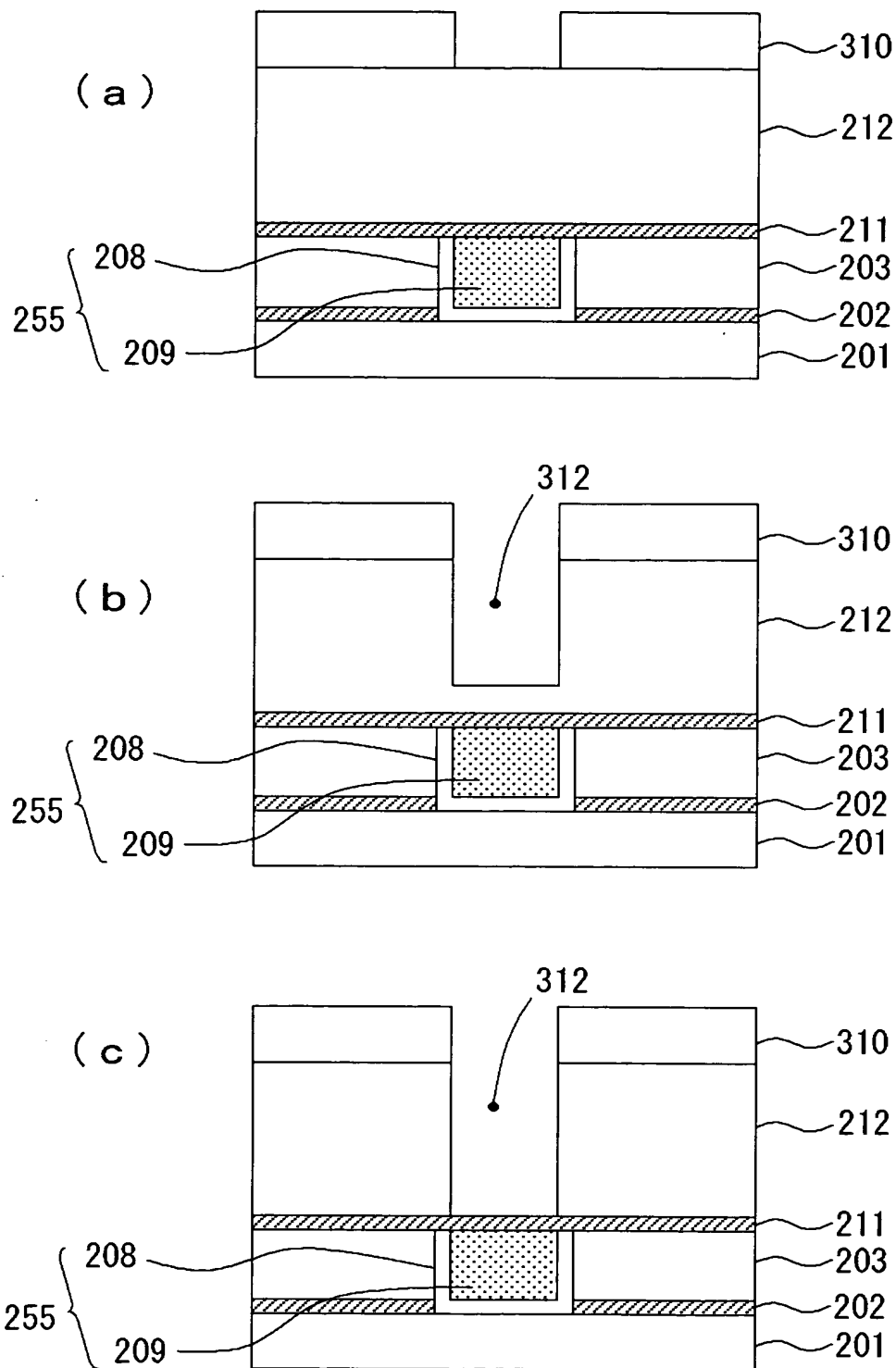
- 2 7 8    ビアホール
- 2 7 9    配線溝
- 2 8 0    レジスト膜
- 2 8 1    レジスト膜
- 2 8 2    ビアホール
- 2 8 3    レジスト膜
- 2 8 4    配線溝
- 3 1 0    レジスト膜
- 3 1 2    ビアホール
- 4 0 0    エッチング制御システム
- 4 0 2    エッチング装置
- 4 0 4    検出部
- 4 0 6    演算処理部
- 4 0 8    記憶部
- 4 1 0    制御部

【書類名】 図面

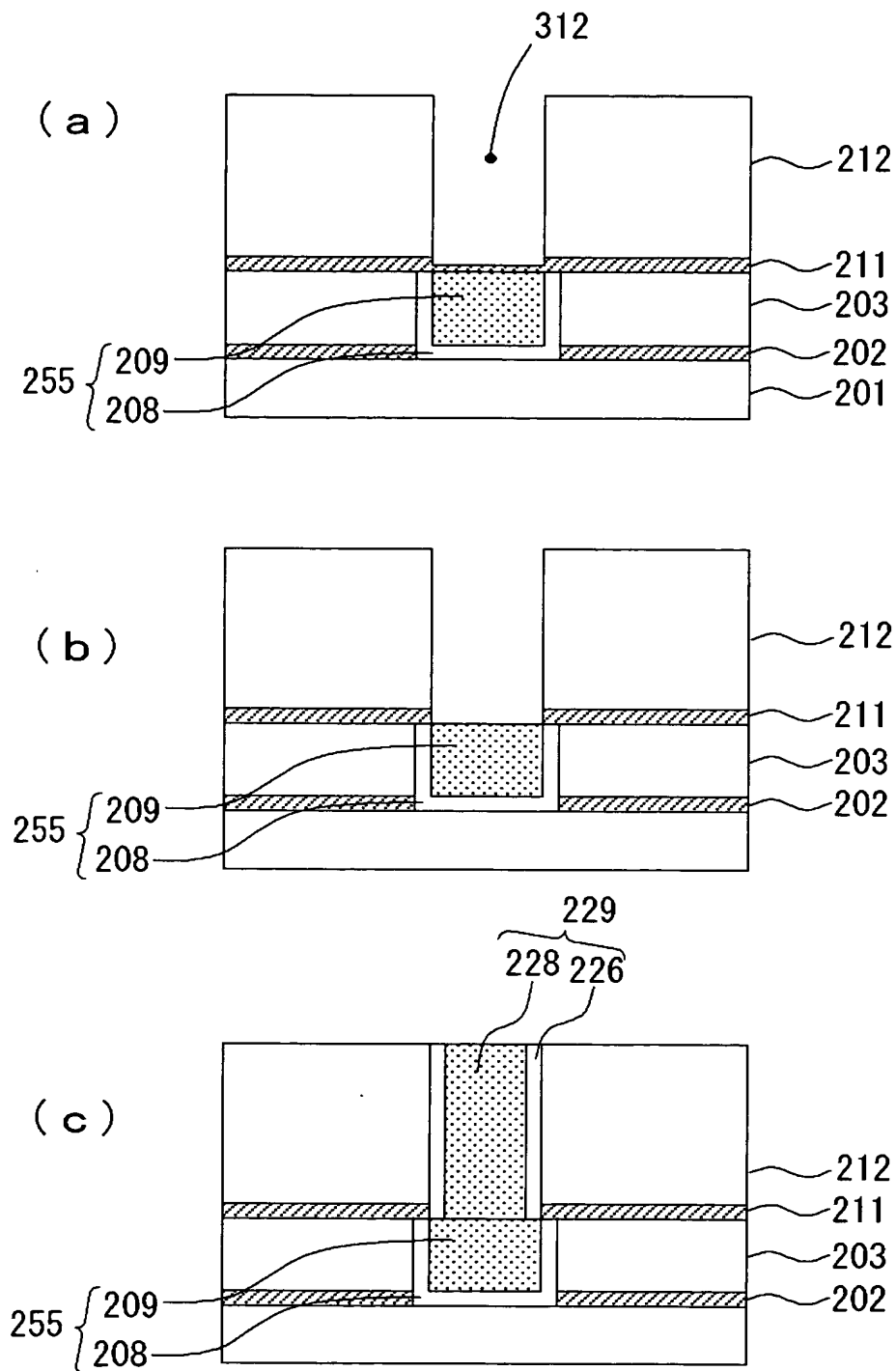
【図 1】



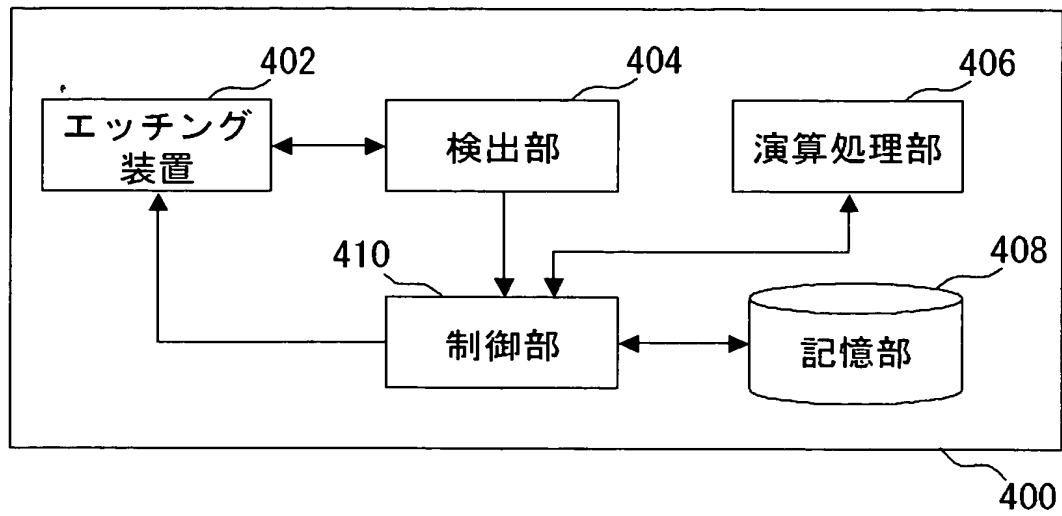
【図 2】



【図 3】

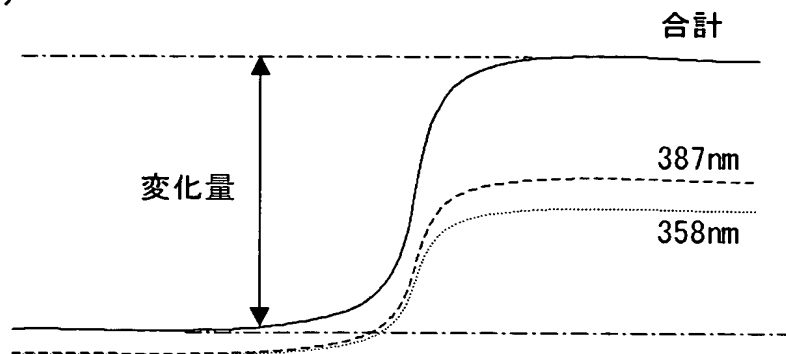


【図 4】



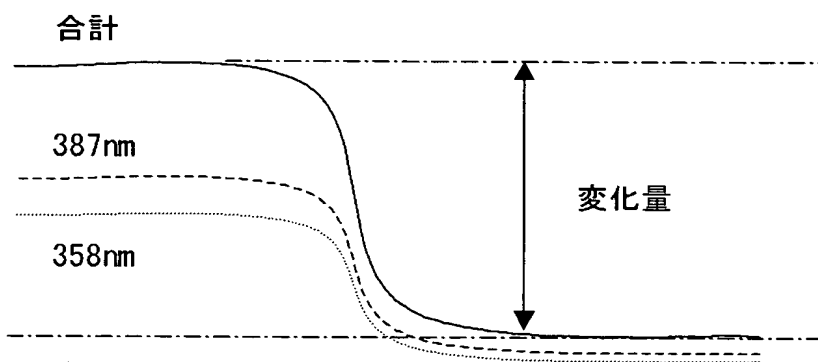
【図 5】

(a)



絶縁膜のエッチング

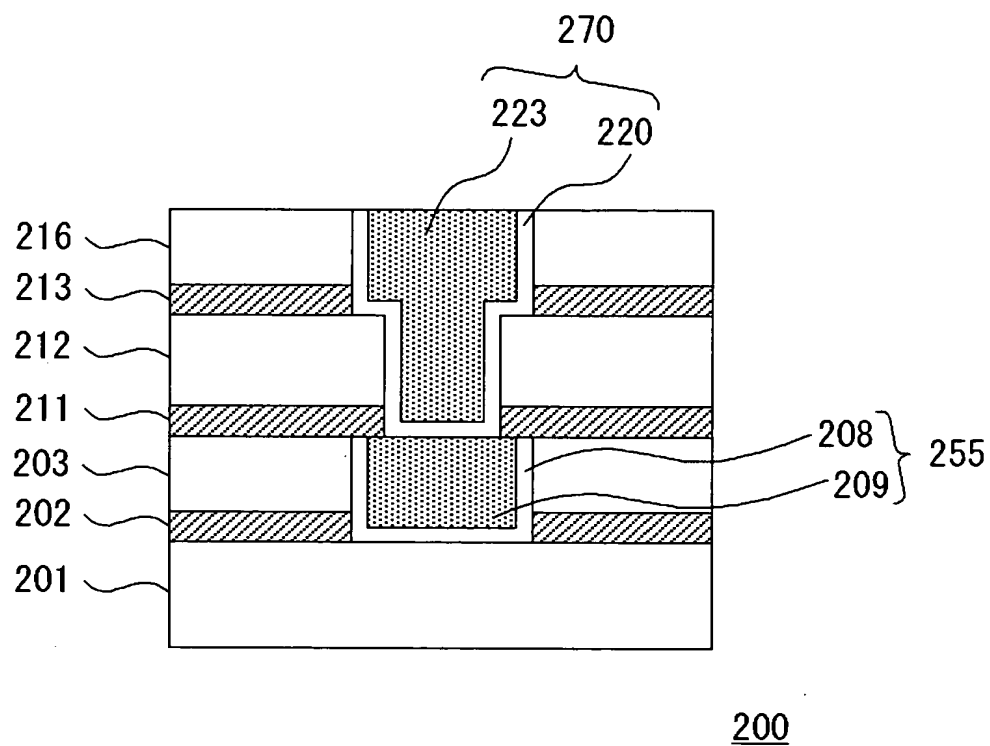
(b)



エッチングストップ膜のエッチング

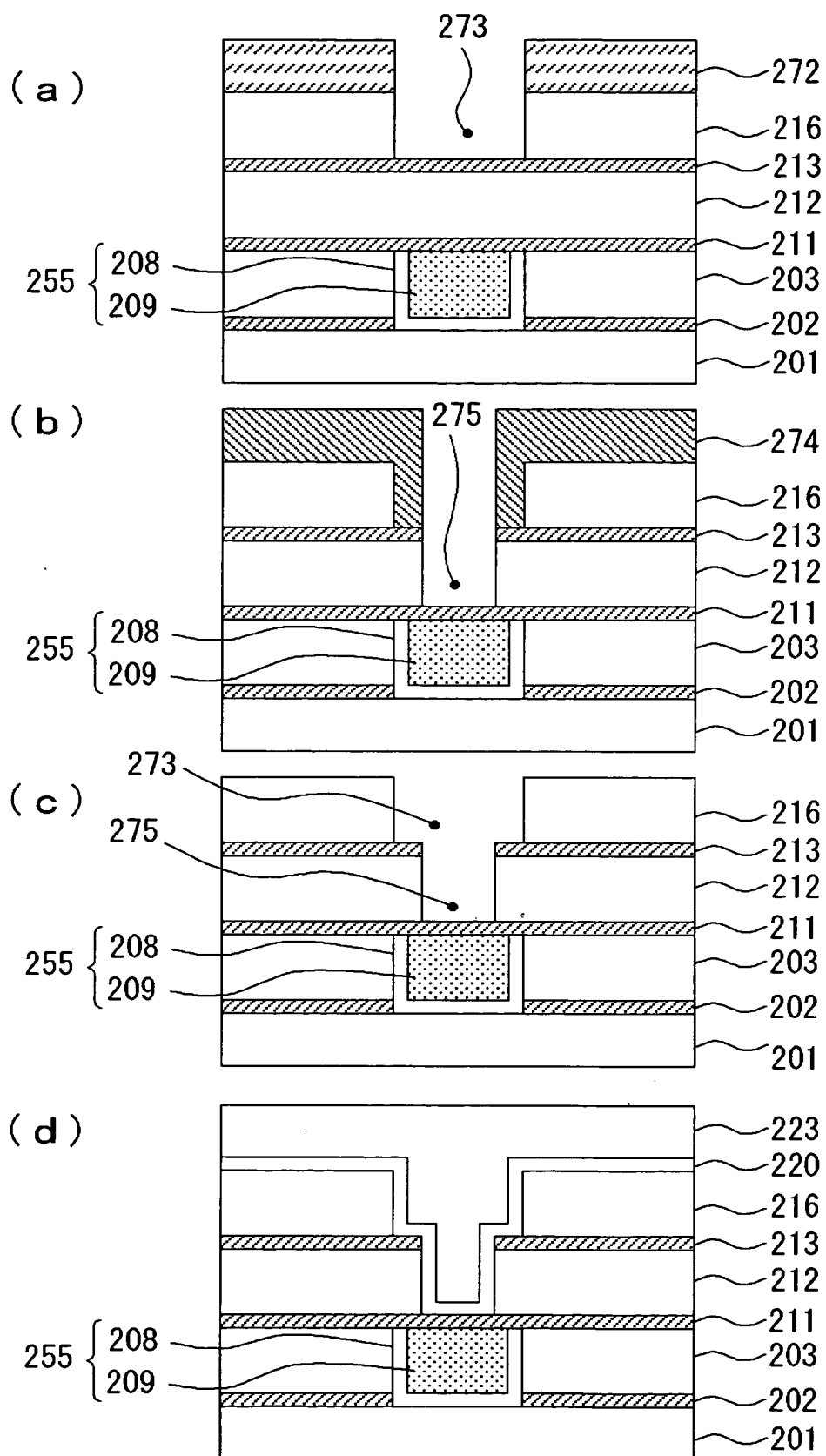


【図 6】

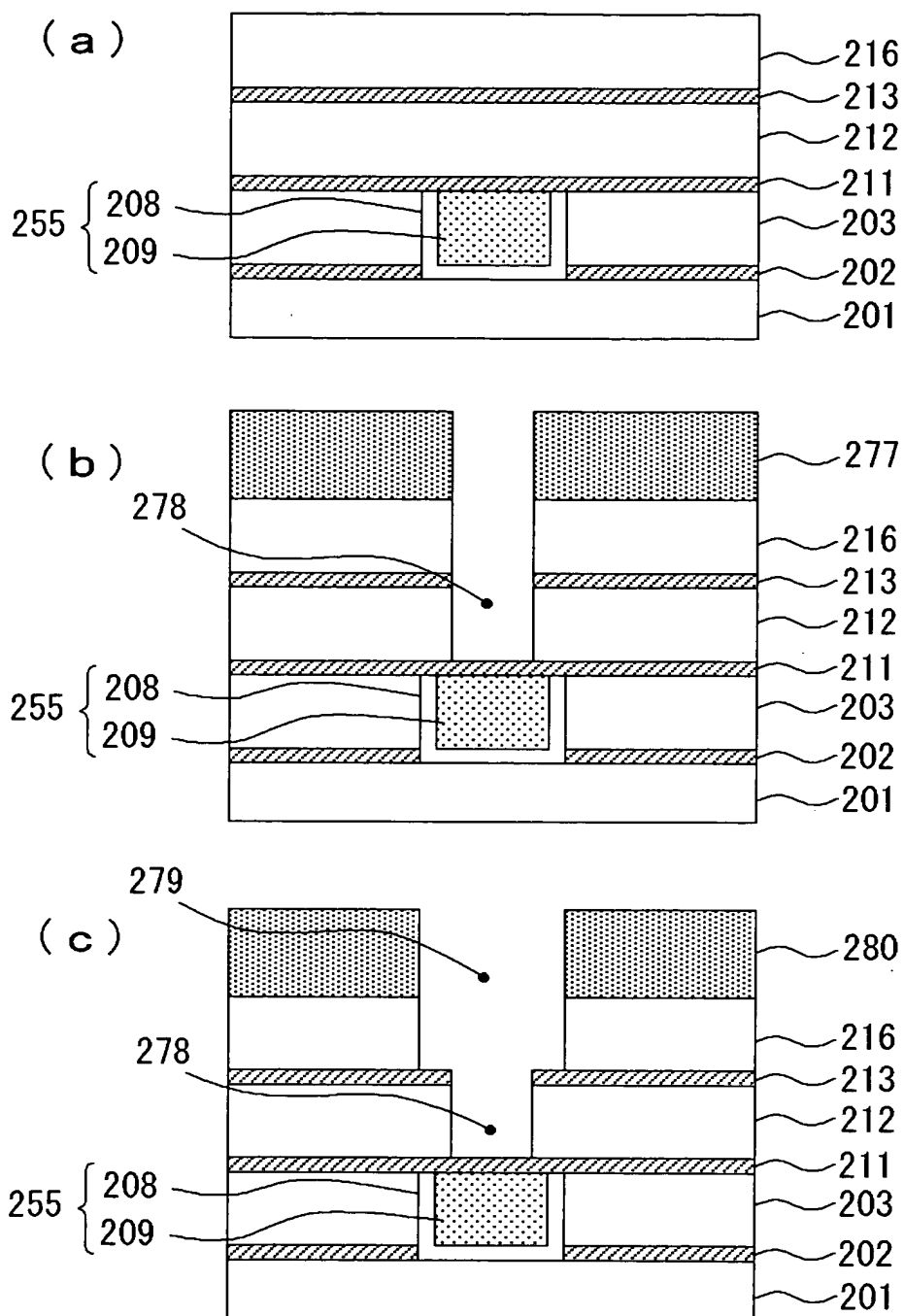


200

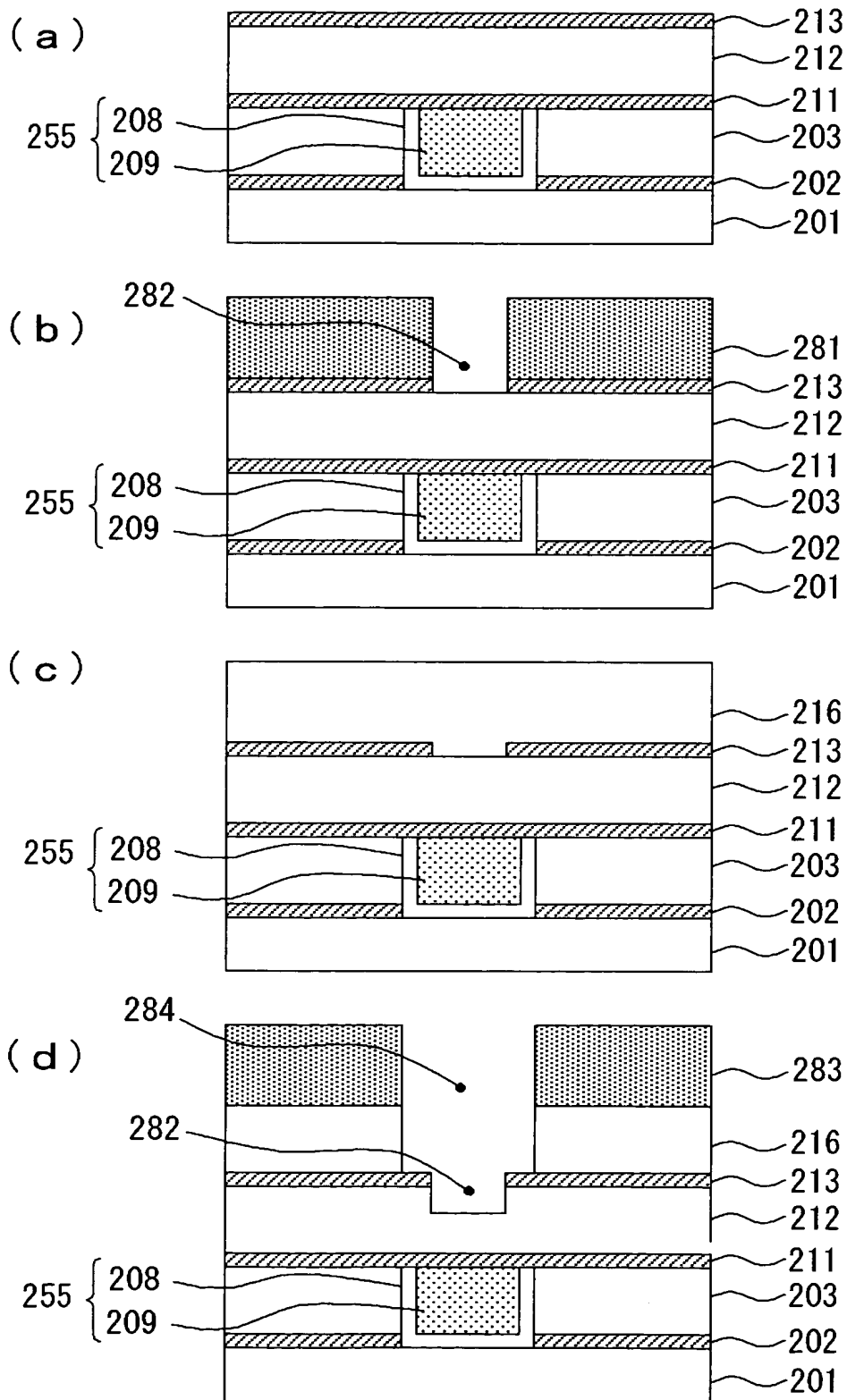
【図 7】



【図 8】

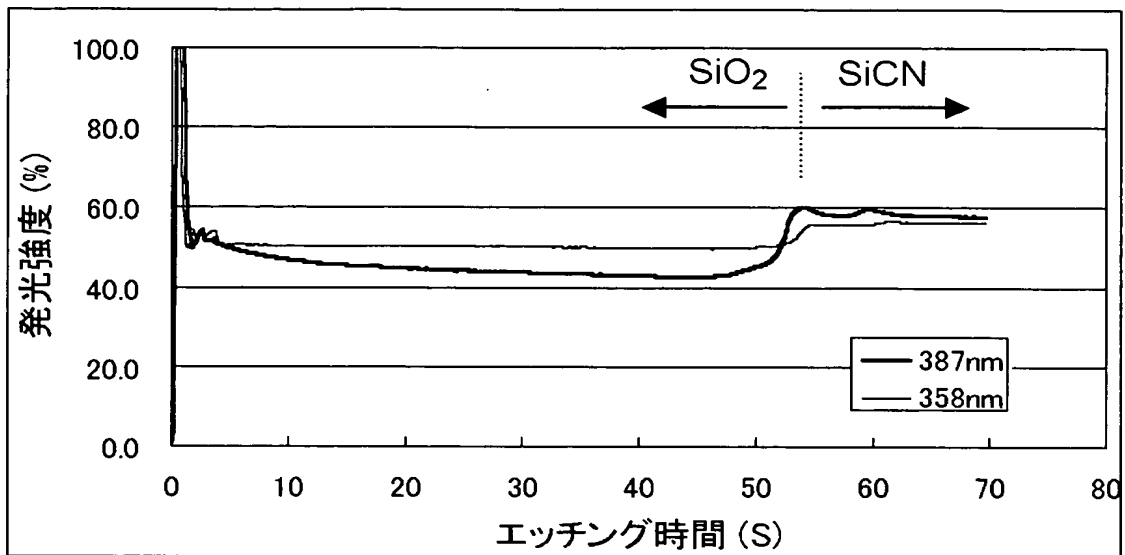


【図 9】

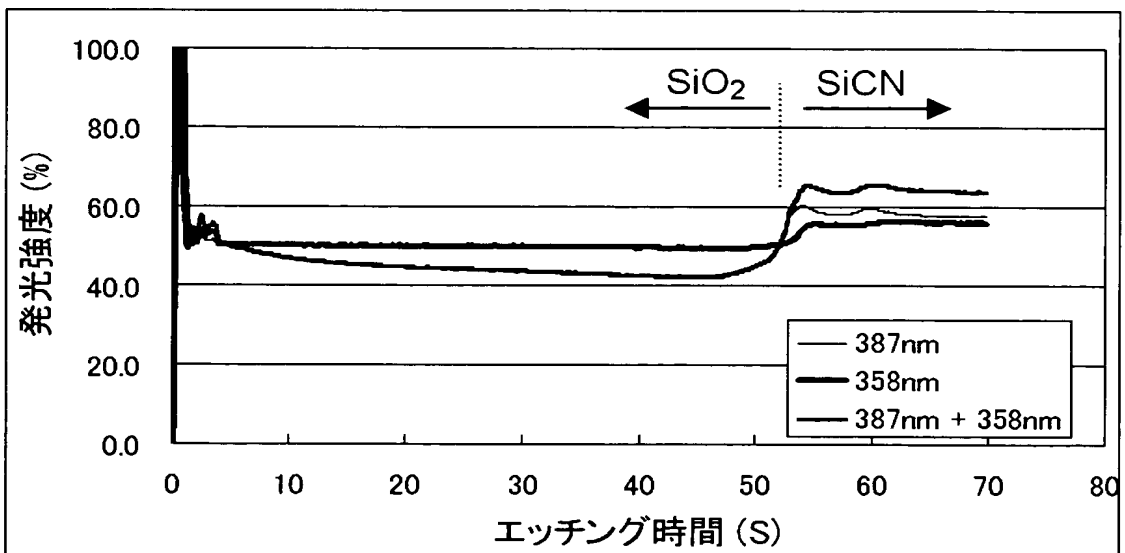


【図 10】

(a)

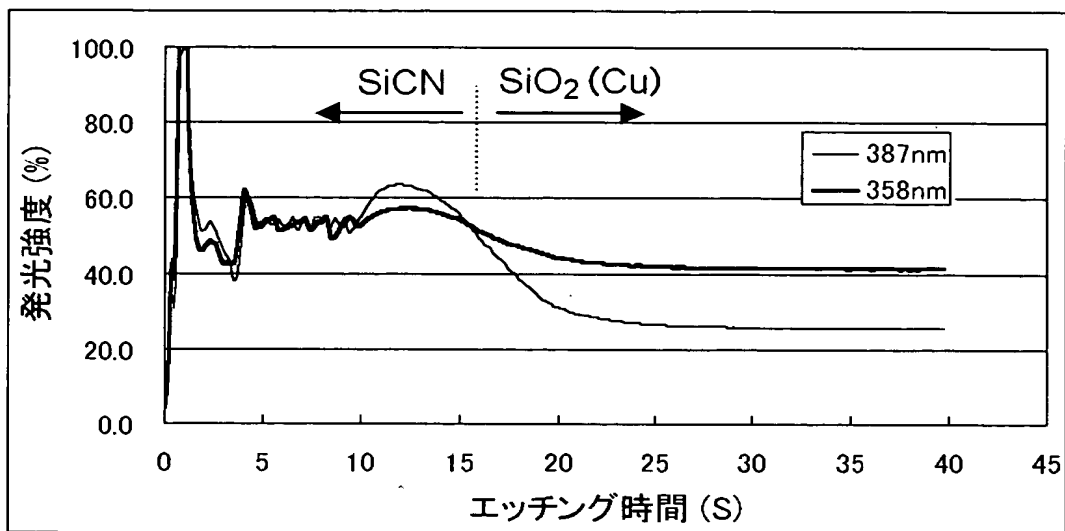


(b)

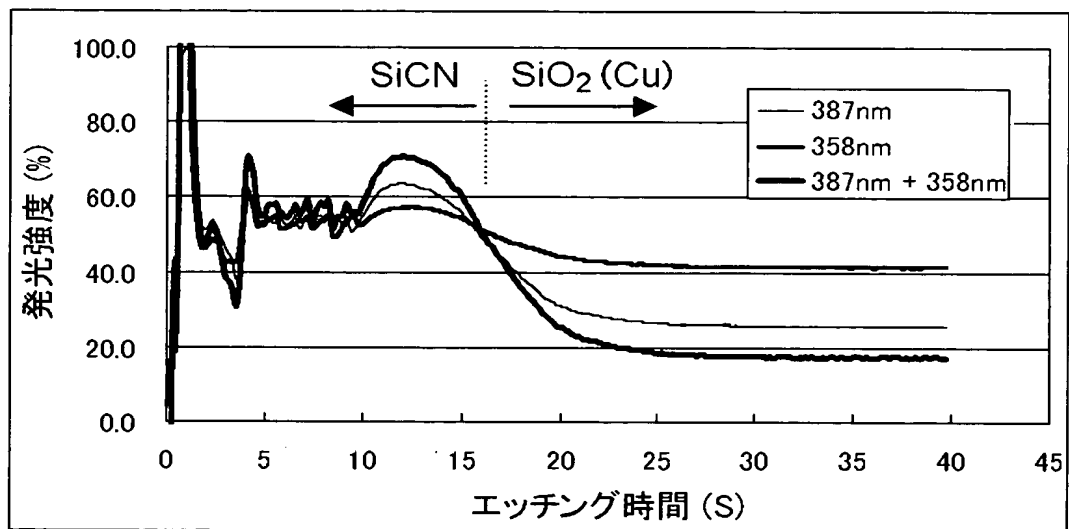


【図 11】

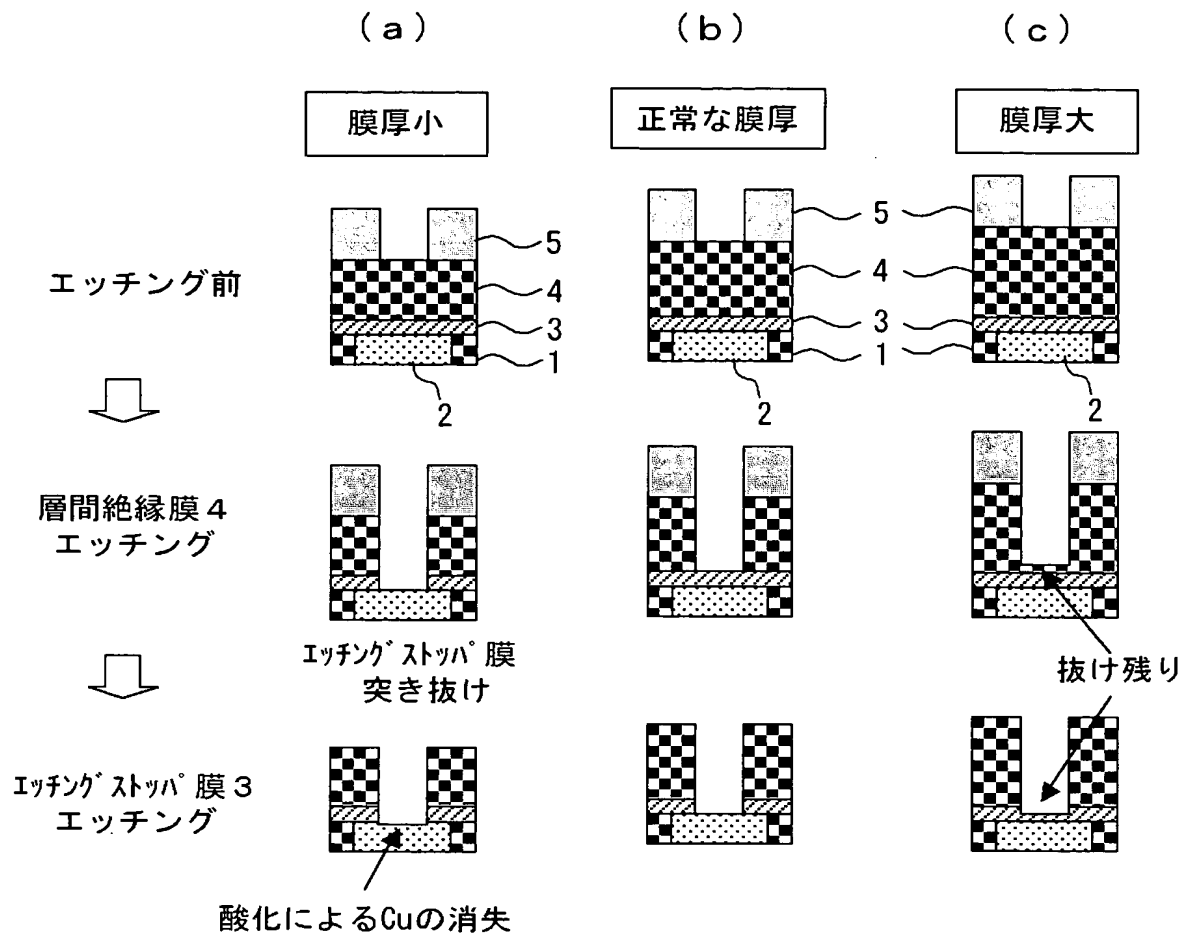
(a)



(b)



【図 12】



【書類名】 要約書

【要約】

【課題】 精度よくエッチングを行う。

【解決手段】 検出部 4 0 4 は、エッチング装置 4 0 2 において半導体基板上に形成された窒素含有膜および当該窒素含有膜に接して設けられた窒素非含有膜のいずれかをドライエッチングする際に、複数の波長（3 5 8 n m 近傍に発光ピークを有する発光帯および 3 8 7 n m 近傍に発光ピークを有する発光帯）におけるプラズマ発光の強度の変化量をそれぞれ検出する。演算処理部 4 0 6 は、検出された変化量を用いた演算処理を行う。制御部 4 1 0 は、演算処理の結果を考慮して、ドライエッチングの終了点を決定する。

【選択図】 図 4



特願 2 0 0 3 - 0 2 1 1 1 0

出 願 人 履 歴 情 報

識別番号

[ 3 0 2 0 6 2 9 3 1 ]

1 . 変更年月日

2 0 0 2 年 1 1 月 1 日

[変更理由]

新規登録

住 所

神奈川県川崎市中原区下沼部 1 7 5 3 番地

氏 名

N E C エレクトロニクス株式会社